## 計算機システムの基礎(第8回 配布)

### 第3章 論理回路

担当: 福井大学 大学院工学研究科 情報・メディア工学専攻 森 眞一郎 (moris@u-fukui.ac.io)

(1)集合

集合、補集合、集合の要素、集合の基本演算

(2)2値論理 と 基本論理回路

ブール代数、公理、定理、基本論理回路

(3)組み合わせ回路

回路図解析と回路図設計 (論理式から論理回路へ) 真理値表 と カルノー図、 主加法標準形、 半加算器と全加算器、 エンコーダとデコーダ、簡単化

(4)順序回路

順序回路とは?、クロックフリップフロップ、レジスタ、カウンタ

講義スライドは、一部の回/ページを除き下記URLでカラー版が入手可能です. (学内Only) http://sylph.fuis.u-fukui.ac.jp/~moris/lecture/CompIntro/

# 組み合わせ論理回路の簡単化(今日の本題)

- 1. 準備 (加法標準形 と 真理値表)
- 2. 簡単化の目的
- 3. 簡単化とは?
- 4. 簡単化の手法
- 5. 公式を使った簡単化
- 6. カルノ一図を使った簡単化
  - 1. カルノ一図とは?
  - 2. カルノ一図の作り方
  - 3. カルノ一図を使った簡単化

標準形

[用語の定義]積和形と和積形

- 積和形(sum of products form):
  - 論理関数が<mark>論理積項の和</mark>として論理式表現された場合、その論理 式は<mark>積和形</mark>表現であると呼ぶ。
  - 特に、全ての論理積項が最小項で表現されている場合は、 標準積和形 (あるいは加法標準形)と呼ぶ。
- <u>和積形(product of sums form)</u>:
  - 論理関数が<mark>論理和項の積</mark>として論理式表現された場合、その論理 式は<mark>和積形</mark>表現であると呼ぶ。
  - 特に、全ての論理和項が最大項で表現されている場合は、 標準和積形 (あるいは乗法標準形)と呼ぶ。

### 標準形

Α	В	С	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

真理値表 と 加法標準形 の対応関係

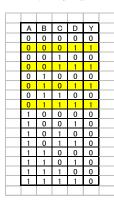
- 加法標準形
  - 真理値表で関数値が「1」となる入力変数の組み合わせに対して、変数が「1」のところは変数自身、変数が「0」の ところは変数の偽(否定)を対応させて変数全部の論理 積をつくり、出来上がった最小項の論理和を求める。

 $f(A,B,C) = A \bullet B \bullet C + A \bullet B \bullet \overline{C} + A \bullet \overline{B} \bullet C + \overline{A} \bullet B \bullet C$ 

3

## 簡単化の目的

まずは直感的に....



左の真理値表であらわされる論理関数Yを 加法標準形で書くと

 $Y = \overline{A} \bullet \overline{B} \bullet \overline{C} \bullet D + \overline{A} \bullet \overline{B} \bullet C \bullet D + \overline{A} \bullet B \bullet \overline{C} \bullet D + \overline{A} \bullet B \bullet C \bullet D$ 

となるが、……よく見ると

 $Y = \overline{A} \bullet D$ 

とも等価である。

5

## 簡単化の目的

- 見てわかりやすい、扱いやすい
- 論理回路が 速く/小さく/安全に できる!!
  - より工学的には、
    - 1. 回路の遅延時間を短くすること
    - 2. 回路の総量(面積)を小さくすること
    - 3. 回路の故障を少なくすること、

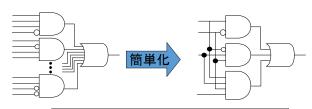
注意!!

簡単化 ⊂ 最適化

Eg.) 消費電力最小化 遅延のばらつき最小化

### 簡単化とは?

- 加法標準形論理式の簡単化とは?
  - 積項(AND素子)の数を減らすこと
     論理和(OR素子)の入力数を減らすこと
  - 2. 積項(AND素子)の入力数を減らすこと



□法標準形 ⇒ 最小項の論理和 真理値表で1になる1行を1つの積項(AND)で表現し、それらの積項を 論理和(OR)したもの。

# 簡単化の原理

[公式](A+~A)=1 [公式](A+A)=A

[公式](A+1)=1、A·1=A

を使って式を短くする

これだけです!!

例1

$$f(A,B,C) = A \bullet \overline{B} \bullet C + \overline{A} \bullet \overline{B} \bullet C$$
$$= (A + \overline{A}) \bullet \overline{B} \bullet C = 1 \bullet \overline{B} \bullet C = \overline{B} \bullet C$$

例2

 $f(A,B,C) = A \bullet \overline{B} \bullet C + \overline{B} \bullet C$ この続きは自分でやってみましょう!

# 重要な公理、定理

すべての変数は

1または0の何れかの値をとる

x+0=xx+1=1x • 1=x x •0=0  $\overline{0}=1$ 1=0

• 対合律(2重否定) • 結合律  $\overline{\overline{x}} = x$ 

• 補元律  $x \cdot \bar{x} = 0$  $x + \bar{x} = 1$ 

• べき等律  $X \cdot X = X$ X + X = X

• 交換律  $X \cdot V = V \cdot X$ X + y = y + X

 $(x \cdot y) \cdot z = x \cdot (y \cdot z)$ (x + y) + z = x + (y + z)

• 分配律

 $x + y \cdot z = (x + y) \cdot (x + z)$  $x \cdot (y+z) = x \cdot y + x \cdot z$ 

• 吸収律

 $x \cdot (x + y) = x$  $x + x \cdot y = x$ 

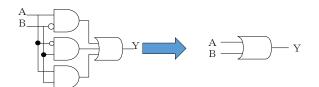
ド・モルガンの定理

 $\overline{x \cdot y} = \overline{x} + \overline{y}$  $\overline{x+y} = \bar{x} \cdot \bar{y}$ 

# 公式を使った簡単化

• 練習1  $Y = A \bullet \overline{B} + \overline{A} \bullet B + A \bullet B$ 

= A + B



# 公式を使った簡単化

● 練習2

$$Y = \overline{A} \bullet B \bullet C + A \bullet \overline{B} \bullet C + A \bullet B \bullet \overline{C} + A \bullet B \bullet C$$

=

 $=B \bullet C + A \bullet C + A \bullet B$ 

(多数決回路)

3入力AND素子 x4 + 4入力OR素子 簡単化前 2入力AND素子 x3 + 3入力OR素子 簡単化後

# 公式を使った簡単化

• 練習3

$$Y = A \bullet B + B \bullet C + B \bullet C + A \bullet B$$

=

=

 $=A \bullet B + B \bullet C + A \bullet C$ 

 $(別解) = A \bullet C + B \bullet C + A \bullet B$ 

2入力AND素子 x4 + 4入力OR素子 簡単化前 2入力AND素子 x3 + 3入力OR素子 簡単化後

# 公式を使った簡単化

#### [結論] 大変だ!

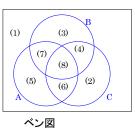
これではあまりにも生産性が悪い!! 何とかならないか?

15

### カルノ一図とは?

- カルノ一図は平面図上に規則的にすべての最小項を表示した図
- 集合、部分集合、補集合などの関係を組織的に描いて見やすくしたもの
- 真理値表を並べ替えて最小項どうしの隣接関係をわかりやすくしたもの

#### 真理值表 (Truth Table) ABC 0 0 0 (1) 0 0 1 (2) 0 1 0 (3) (4) 1 0 0 (5) 1 0 1 (6) 1 1 0 (7)





(Venn Diagram)

(Karnaugh Map) (Karnaugh Diagram)

最小項 ⇒ すべての変数が真または偽の形で含まれている論理積項 (ペン図では、論理的な最小区画の1つに相当)

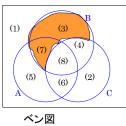
# カルノ一図とは?

• 具体例で見てみると

$$Y = \overline{A} \bullet B \bullet \overline{C} + A \bullet B \bullet \overline{C}$$

真理値表 (Truth Table)

(Truth Table)						
Α	В	С	Υ			
0	0	0	(1)			
0	0	1	(2)			
0	1	0	(3)			
0	1	1	(4)			
1	0	0	(5)			
1	0	1	(6)			
1	1	0	(7)			
1	1	1	(8)			



(Venn Diagram)

CAB	0	1
00	(1)	(2)
01	(3)	(4)
11	(7)	(8)
10	(5)	(6)

カルノ一図 (Karnaugh Map) (Karnaugh Diagram)

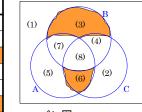
# カルノ一図とは?

• 具体例で見てみると

$$Y = \overline{A} \bullet B \bullet \overline{C} + A \bullet \overline{B} \bullet C$$

真理値表 (Truth Table)

(						
Α	В	О	Υ			
0	0	0	(1)			
0	0	1	(2)			
0	1	0	(3)			
0	1	1	(4)			
1	0	0	(5)			
1	0	1	(6)			
1	1	0	(7)			
1	1	1	(8)			



ベン図 (Venn Diagram)

C AB	0	1
00	(1)	(2)
01	(3)	(4)
11	(7)	(8)
10	(5)	(6)

カルノ一図 (Karnaugh Map) (Karnaugh Diagram)

## カルノ一図の作り方

### 最小項の隣接関係

- ・最小項Aと最小項Bが隣接関係にある
- ⇔ それぞれの最小項を構成する変数の真偽が1箇所だけ異なる
- ・N個の変数で構成される最小項にはN個の隣接最小項が存在する

#### 4変数での例

最小項 ABCD の隣接最小項は以下の4個

	CD N				
ΑÌ		00	01	11	10
00	)		b		
01		b	а	b	
11			Ь		
10	)				

 ABCD......Bの真偽が異なる

 ABCD......Dの真偽が異なる

 ABCD......Cの真偽が異なる

 ABCD......Aの真偽が異なる

カルノ一図でみると直感的!!

## カルノ一図における隣接関係

#### 4変数の例

CD AB	00	01	11	10
00		b		
01	b	а	b	У
11	У	b	У	х
10				У

#### この例では

- a の隣接4点は bの4区画
- x の隣接4点は y の4区画 (注:xの右で折り返しが発生)

CD AB	00	01	11	10
00	W	٧	w	d
01		W		
11				d
10	d	W	d	O

#### この例では

- v の隣接4点は wの4区画 (注: vの上で折り返しが発生)
- c の隣接4点は d の4区画 (注: c の 右 と 下 で折り返しが発生)

# カルノ一図を用いた論理関数の表現

 $Y = A \bullet B \bullet \overline{C} \bullet D + A \bullet B \bullet \overline{C} \bullet \overline{D} + \overline{A} \bullet \overline{B} \bullet C \bullet D + \overline{A} \bullet \overline{B} \bullet C \bullet \overline{D}$  $+ A \bullet \overline{B} \bullet C \bullet D + \overline{A} \bullet B \bullet C \bullet D$ 

CD AB	00	01	11	10
00	$\overline{A} \bullet \overline{B} \bullet \overline{C} \bullet \overline{D}$	$\overline{A} \bullet \overline{B} \bullet \overline{C} \bullet D$	$\overline{A} \bullet \overline{B} \bullet C \bullet D$	$\overline{A} \bullet \overline{B} \bullet C \bullet \overline{D}$
01	$\overline{A} \bullet B \bullet \overline{C} \bullet \overline{D}$	$\overline{A} \bullet B \bullet \overline{C} \bullet D$	$\overline{A} \bullet B \bullet C \bullet D$	$\overline{A} \bullet B \bullet C \bullet \overline{D}$
11	$A \bullet B \bullet \overline{C} \bullet \overline{D}$	$A \bullet B \bullet \overline{C} \bullet D$	$A \bullet B \bullet C \bullet D$	$A \bullet B \bullet C \bullet \overline{D}$
10	$A \bullet \overline{B} \bullet \overline{C} \bullet \overline{D}$	$A \bullet \overline{B} \bullet \overline{C} \bullet D$	$A \bullet \overline{B} \bullet C \bullet D$	$A \bullet \overline{B} \bullet C \bullet \overline{D}$

# カルノ一図を用いた論理関数の表現

 $Y = A \bullet B \bullet \overline{C} \bullet D + A \bullet B \bullet \overline{C} \bullet \overline{D} + \overline{A} \bullet \overline{B} \bullet C \bullet D + \overline{A} \bullet \overline{B} \bullet C \bullet \overline{D}$  $+ A \bullet \overline{B} \bullet C \bullet D + \overline{A} \bullet B \bullet C \bullet D$ 

CD AB	00	01	11	10
00			1	1
01			1	
11	1	1		
10			1	

(暗黙のルール)

カルノ一図で1が記入されていない項にはOが入っていると仮定する

# カルノ一図を用いた論理関数の表現

例1  $Y = A \cdot B \cdot \overline{C} \cdot D + A \cdot B \cdot \overline{C} \cdot \overline{D} + A \cdot \overline{B} \cdot C \cdot D + \overline{A} \cdot C$ 

CD AB	00	01	11	10
00			1	1
01			1	1
11	1	1		
10			1	

 $Y = A \bullet B \bullet \overline{C} \bullet D + A \bullet B \bullet \overline{C} \bullet \overline{D} + \overline{B} \bullet C \bullet D + \overline{A} \bullet C$ これも同じカルノ一図になる。

# カルノ一図を用いた論理関数の表現

例2

$$Y = A \bullet B + A \bullet \overline{B} \bullet C \bullet D + \overline{A} \bullet C$$

CD AB	00	01	11	10
00			1	1
01			1	1
11	1	1	1	1
10			1	

# カルノ一図を使った簡単化

- 1. カルノー図の上で、隣接した「1」を探し、これをループで囲む。 ループは縦横ともに2ベキの大きさとする。
- 2. ループの大きさはなるべく大きくし、ループの数はなるべく少なく する。

| ループを大きく取る ⇒ 積項(AND)の入力数を減らす | ループの数を減らす ⇒ 積項(AND)の数を減らす

3. それぞれのループに対応する積項(AND)を作り、その論理和(OR)をとる。

#### 用語

これ以上大きくできないループを表す積項を主項(prime implicant)と呼ぶ。 主項の中で、論理関数を表現するために必要不可欠なものを必須項(essential term)と呼ぶ

### カルノ一図を使った簡単化

(ループサイズ2のループによる1変数の消去)



$$\overline{A} \bullet \overline{B} \bullet \overline{C} \bullet (D + \overline{D})$$

$$+ B \bullet \overline{C} \bullet D \bullet (A + \overline{A})$$

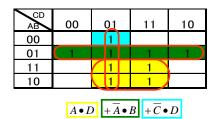
$$+ A \bullet \overline{B} \bullet \overline{D} \bullet (C + \overline{C})$$

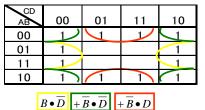
$$+ \overline{B} \bullet C \bullet D \bullet (A + \overline{A})$$

$$Y = \overline{A} \bullet \overline{B} \bullet \overline{C} \bullet \overline{D} + \overline{A} \bullet \overline{B} \bullet \overline{C} \bullet D + \overline{A} \bullet \overline{B} \bullet C \bullet D + \overline{A} \bullet B \bullet \overline{C} \bullet D$$
$$+ A \bullet B \bullet \overline{C} \bullet D + A \bullet \overline{B} \bullet \overline{C} \bullet \overline{D} + A \bullet \overline{B} \bullet C \bullet D + A \bullet \overline{B} \bullet C \bullet \overline{D}$$

### カルノ一図を使った簡単化

(ループサイズ4のループによる2変数の消去の例)



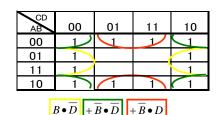


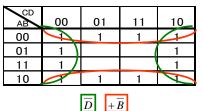
おや?

ループに重なりがあっても大いに結構!!

# カルノ一図を使った簡単化

(ループサイズ8のループによる3変数の消去の例)

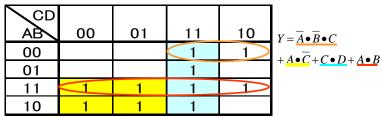




おや?

# カルノ一図を用いた論理関数の表現

 $Y = \overline{A} \bullet \overline{B} \bullet C \bullet \overline{D} + \overline{A} \bullet \overline{B} \bullet C \bullet D + \overline{A} \bullet B \bullet C \bullet D$   $+ A \bullet \overline{B} \bullet C \bullet D + A \bullet \overline{B} \bullet C \bullet D + A \bullet \overline{B} \bullet C \bullet D$   $+ A \bullet B \bullet \overline{C} \bullet \overline{D} + A \bullet B \bullet \overline{C} \bullet D + A \bullet B \bullet C \bullet \overline{D} + A \bullet B \bullet C \bullet D$ 



**ループは重なりがあってもよい**のでできるだけ大きなループを作る!!

### 応用例

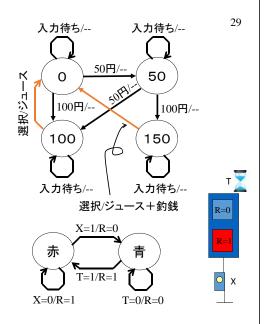
#### (その1)[不便な(^^)]自動販売機

- 100円のジュースを販売
- 受け付ける硬貨は50円と100円。
- 投入金額が100円を超えるとあらたな通貨は受け付けない。
- 売り切れは存在しない。
- 硬貨返却ボタンはついていない。

#### (その2)[危険な(^^)]歩行者用信号機

青と赤の信号で通常は赤、押しボタンを押す(X=1)と信号が青にわり、一定時間経過する(T=1となる)と信号は赤に戻る。出力Rが信号の色に対応し赤のときはR=1 信号が青の間は押しボタン入力は無視信号が青にかわって一定時間経過するまではT=0

なぜ危険? ..... 車は急に止まれない!!



## 順序回路のモデル

#### 組合わせ回路 と 順序回路

組合わせ回路(Combinational Circuit) 記憶なし(無記憶)

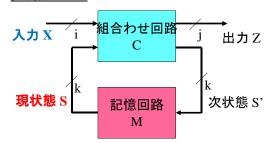
出力は「**現在の入力**」から一意に決まる 回路図にフィードバックが存在しない

順序回路(Sequential Circuit) 記憶あり

出力は「過去の入力履歴」と

「現在の入力」で決まる 回路図にフィードバックが存在する

#### 回路モデル



記憶回路は、単純に入力履歴の系列を 全て覚えるのではなく、それらを意味の ある情報として集約し、「状態」という形で記憶する。

> 例: 応用例その1における 50円を2回投入 と 100円を1回投入



# クロック(or クロックパルス)とは?

ディジタル回路の世界では

周期的に電圧が高い状態と低い状態をとる信号であり、 ディジタル回路が処理の歩調を合わせる(同期する)ために 用いる信号

周期T[s]
クロック
(CLK)

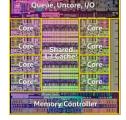
時間

クロック周波数 F [Hz] = 1 / クロック周期T[s]

 $1[GHz] = 10^{9}[Hz] = 1/(10^{-9}[s]) = 1/(1[ns])$ 

クロックエッジ:クロック信号が

Oから1への立ち上がりの変化(positive edge) あるいは 1から0への立ち下がりの変化(negative edge) をする 場所(時刻あるいは現象そのもの)のこと



数十億個のトランジスタが バラバラに動いていたのでは 統率がとれない(制御できない)

> 1ns ... 真空中で光が30cm進む時間

(クロックに対して)

同期式順序回路 vs 非同期式順序回路 が存在する。

(高度な技術を身につけるまでは、 非同期式順序回路には手をだすべきではない。) [レポート課題] (論理式と論理回路) [発展課題のため提出は任意(加点対象)]

- (a)教科書P.113 問題7の(1)~(5)の論理式に対応するカルノ一図を描け.
- (b) 上記(a)で作成したカルノ一図を用いて問7(1)~(5)の論理式を簡単化せよ。 必ず簡単化の課程がわかるように「簡略化」の根拠となるループを図中に 明記すること。 (a)で描いたカルノ一図にそのままループを書き込んでもOK

(A4 レポート用紙提出のこと。表紙をつける必要はないが、1枚目の上側余白に学生番号、氏名を記入のこと 両面を使って解答してよいが、複数ページに跨る場合は必ず ホッチキス留め すること。)
[A4 以外で提出した場合、ホッチキス留めがない場合は レポート点を減点します。]